

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 58151618
PUBLICATION DATE : 08-09-83

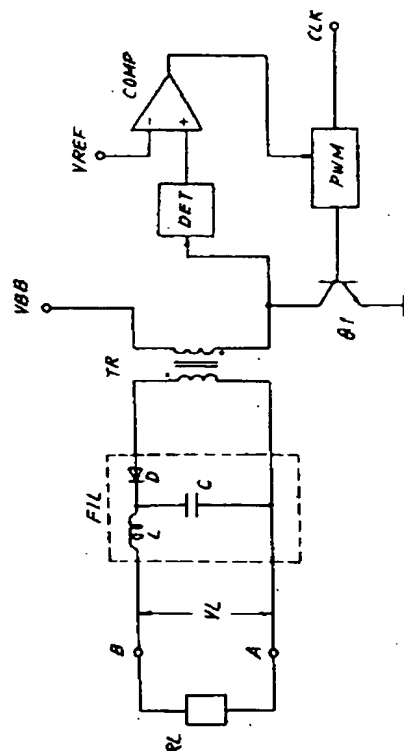
APPLICATION DATE : 03-03-82
APPLICATION NUMBER : 57033361

APPLICANT : NIPPON TELEGR & TELEPH CORP
<NTT>;

INVENTOR : UENO TAKAO;

INT.CL. : G05F 1/64 G05F 1/56

TITLE : CONSTANT POWER FEED
CONTROLLING SYSTEM



ABSTRACT : PURPOSE: To reduce reactive power consumption of a feeding circuit, by detecting inter-line voltage of a subscriber's line, limiting input pulse width of a DC-DC converter in case when said voltage exceeds a reference value, and preventing generation of overvoltage when a line is opened.

CONSTITUTION: An external clock signal is received by a CLK terminal, constant pulse width is generated by a pulse width generator PWM, the primary winding of a pulse transformer TR connected between a transistor TR Q1 and an electric power source B is turned on and off at a specified period, and electric power is transferred to the secondary winding side. The secondary side rectifies it by a filter circuit FIL, and after that, makes it flow as a service current to a subscriber load resistance RL, and executes floating feed. A variation of inter-line voltage VL by whether the resistance RL is large or small appears as fly-back voltage of the primary winding of the TR, in the collector of the TR Q1, and when a value which detects DET it exceeds threshold voltage VREF, a comparator COMP inputs an output to the PWM, and controls so as to narrow output pulse width of the PWM.

COPYRIGHT: (C)1983,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58-151618

⑪ Int. Cl.³
G 05 F 1/64
1/56

識別記号

庁内整理番号
8023-511
8023-511

⑬ 公開 昭和58年(1983)9月8日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 定電力給電制御方式

⑯ 特 願 昭57-33361

⑰ 出 願 昭57(1982)3月3日

⑱ 発 明 者 高田健三

川崎市中原区上小田中1015番地
富士通株式会社内

⑲ 発 明 者 高橋良一

川崎市中原区上小田中1015番地

富士通株式会社内

⑳ 発 明 者 上野隆男

武蔵野市緑町3丁目9番11号日
本電信電話公社武蔵野電気通信
研究所内

㉑ 出 願 人 富士通株式会社

川崎市中原区上小田中1015番地

㉒ 出 願 人 日本電信電話公社

㉓ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称 定電力給電制御方式

2. 特許請求の範囲

加入者線路側に一定電力を給電するDC-DCコンバータを有する加入者回路において、加入者線路間電圧を検出する検出器と、該検出器の出力検出電圧値と一定閾値とを比較するコンパレータと、該コンパレータ出力によって前記DC-DCコンバータの入力パルス幅を制限するパルス幅発生部とを有することを特徴とする定電力給電制御方式。

3. 発明の詳細な説明

(1) 発明の技術分野

本発明はDC-DCコンバータを用いた定電力給電機能を有する加入者回路において、加入者ON HOOK時の異常電圧発生を防止する定電力給電制御方式に関するものである。

(2) 技術的背景

電子交換機用加入者回路においては装置の小形化、軽量化を目的として全電子化が進み、例え

ば電子通信学会技術研究報告書SE79-107、

白田、浜里：「電子化加入者回路の過電圧とその評価」1980年1月22日に示された添付DC-DCコンバータ給電回路を用いたフローティング形加入者回路方式等各種方式の検討が活発化している。

このように加入者回路にDC-DCコンバータ回路を備え、加入者線路に対して、その線路抵抗の大小にかかわらず一定電力を供給する方式を採用した定電力給電方式においては、線路抵抗が大きくなる程線路間電圧が増加し、特に加入者線開放時(ON HOOK状態)に過大電圧が発生するのでその対策が必須となる。

(3) 従来技術と問題点

従来、DC-DCコンバータ回路を具備し、定電力給電機能を有する加入者回路の過電圧対策としてAB線路間に挿入したバリスタ等でクランプする構成がとられていたが、コンバータ回路から伝送される電力をバリスタで消費させるために形状が大きくなる欠点があった。

(4) 発明の目的

本発明は線間電圧を検出し、これが基準値以上であった場合DC-DCコンバータの入力パルス幅を制限して線路開放時に過電圧が発生することを防止することにより、従来用いられていた大形バリスタを除去するとともに給電回路の無効消費電力を減少させる定電力給電制御方式を提供することを目的とするものである。

(5) 発明の構成

そしてこの目的は本発明によれば、加入者線路側に一定電力を給電するDC-DCコンバータを有する加入者回路において、加入者線路間電圧を検出する検出器と、該検出器の出力検出電圧値と一定閾値とを比較するコンパレータと、該コンパレータ出力によって前記DC-DCコンバータの入力パルス幅を制限するパルス幅発生器とを有することを特徴とする定電力給電制御方式を提供することによって達成される。

(6) 発明の実施例

以下本発明の実施例を図面によって詳述する。

3

を検出し、DET出力は閾値比較器COMPの一方にされ、COMPの出力はパルス幅発生器PWMの制御端子に接続される。加入者負荷抵抗RLの大小による線路間電圧VLの変化はトランス1次巻線のフライバック電圧としてトランジスタQ1のコレクタに現われており、DET出力があらかじめ設定した閾値電圧VREF以上になった場合をCOMPで比較検出し、その情報をPWM制御端子にしてPWMの出力パルス幅を決める様に制御する。

この様にフライバック電圧の検出・閾値と比較→パルス幅を制限→トランス入力電力を制限する帰還ループを形成することにより、余分な消費電力の増加なしに加入者線路間電圧を一定電圧を越えない様にすることが可能となる。

第1図の実施例では線路間電圧を検出する手段として1次巻線のフライバック電圧を検出する構成を示したが、パルストランスに第3の巻線を付加することによって線間電圧を検出出来、本発明の検出手法として用いることができる。

5

図面は本発明による加入者回路における定電力給電方式の回路構成図を示す。

同図において、CLKはクロック入力端子、PWMはパルス幅発生器、Q1はトランジスタ、TRはパルストランス、DETは検出器、COMPはコンパレータ、FILは整流ダイオードDおよびコンデンサC、インダクタンスLで構成するフィルタ回路、端子A、Bは加入者線出力端子、RLは加入者負荷抵抗である。

次に接続並びに動作を説明すると、CLK端子に外部クロック信号を受け、パルス幅発生器PWMで一定パルス幅を発生し、スイッチングトランジスタQ1のコレクタと電源B間に接続されたパルストランスTRの一次巻線を一定周期でON、OFFさせて二次巻線側に電力を転送し、フィルタ回路FILで整流したのち、加入者負荷抵抗RLに通話電流を供給してフローティング給電を行う。

スイッチングトランジスタQ1のコレクタは検出器DETに接続されて、そのフライバック電圧

4

(7) 発明の効果

以上、詳細に説明したように、本発明の定電力給電制御方式を用いた加入者回路によれば、加入者線路に生ずる過電圧をIC化可能な電子回路で形成でき、かつ無効な消費電力を減少させるといった効果大なるものである。

4 図面の簡単な説明

図面は本発明による加入者回路における定電力給電方式の回路構成図である。

CLKはクロック入力端子、PWMはパルス発生器、Q1はトランジスタ、TRはパルストランス、DETは検出器、COMPはコンパレータ、FILはフィルタ回路、A、Bは加入者線出力端子、RLは加入者負荷抵抗をそれぞれ示す。

代理人 弁理士 松岡 宏四郎

